

## PATENT ABSTRACTS OF JAPAN

(11) Publication number : 2003-195339

(43) Date of publication of application : 09.07.2003

(51) Int.Cl.  
 G02F 1/1345  
 G09F 9/30  
 G09F 9/35

(21) Application number : 2001-399267

(71) Applicant : OPTREX CORP  
NIPPON SEIKI CO LTD

(22) Date of filing : 28.12.2001

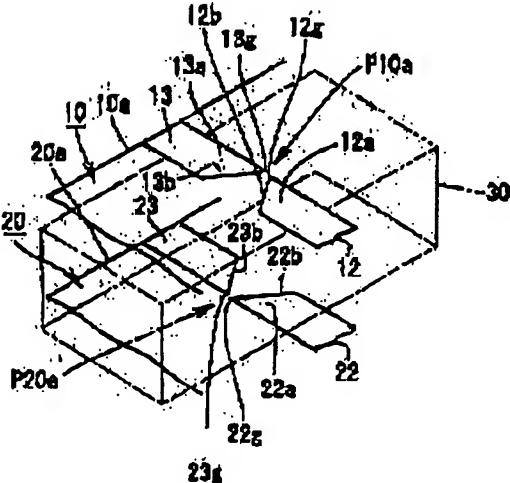
(72) Inventor : KATO MASAYUKI  
YANAGI HIROYOSHI

## (54) LIQUID CRYSTAL DISPLAY PANEL

## (57) Abstract:

**PROBLEM TO BE SOLVED:** To make an arrester electrode ready to effectively operate without requiring high precision for relative positioning between two electrode substrates.

**SOLUTION:** A liquid crystal display panel is constituted by: connecting a layout wire 12 on the side of one electrode substrate 10 which is formed in a non-display area at the circumferential part of a seal material 30 and a dummy electrode 22 which is formed on the side of the other electrode substrate 20 opposite to it through conductive particles in the seal material; and providing the electrode substrates 10 and 20 with external electrodes 13 and 23 which are led into a seal material coated area from a substrate end surface and form arrester electrodes with an end part 12a of the layout wire and an end part 22a of the dummy electrode. The arrester electrodes P10a and P20a of the respective electrode substrates are shaped in a Λ shape which have abutting vertexes 12g and 13g, and 22g and 23g facing at one side of a boltlike pattern, and the arrester electrode P10a of one electrode substrate side and the arrester electrode P20a of the other electrode substrate side are arranged in opposite directions.



## LEGAL STATUS

[Date of request for examination] 10.11.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

2007年5月30日14時05分

ITOH INTERNATIONAL PATENT OFFICE

NO. 1585/2 P. 3/22

[Date of registration]

[Number of appeal against examiner's decision  
of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

## (12) 公開特許公報 (A)

(11)特許出願公開番号

特開2003-195339

(P2003-195339A)

(43)公開日 平成15年7月9日(2003.7.9)

(51)Int.Cl'

G 02 F 1/1345

G 09 F 9/30  
9/85

識別記号

330

P I

G 02 F 1/1345

G 09 F 9/30  
9/85

マークコード(参考)

2 H 0 9 2

3 3 0 Z 5 C 0 9 4

審査請求 未請求 請求項の数 2 OL (全 5 頁)

(21)出願番号

特願2001-399287(P2001-399287)

(22)出願日

平成13年12月28日(2001.12.28)

(71)出願人 000103747

オプトレックス株式会社

東京都荒川区東日暮里五丁目7番18号

(71)出願人 000291512

日本精機株式会社

新潟県長岡市東蘿王2丁目2番34号

(72)発明者 加藤 正行

東京都荒川区東日暮里5丁目7番18号 オ  
プトレックス株式会社内

(74)代理人 100083404

弁理士 大原 拓也

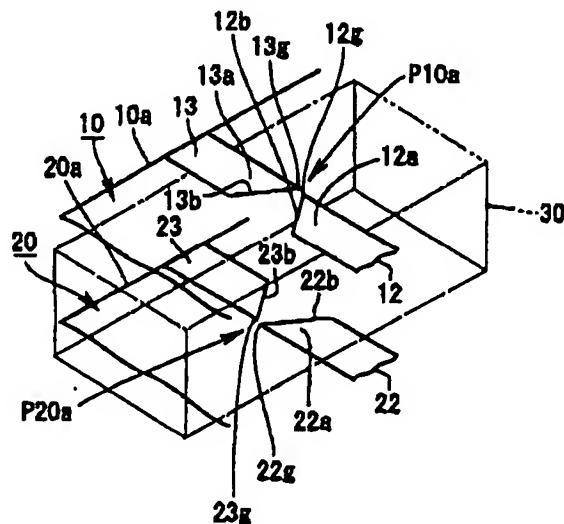
最終頁に続く

(54)【発明の名称】 液晶表示パネル

## (57)【要約】

【課題】 2枚の電極基板間の相対的な位置決めに高精度を要求されることなく、アレスター電極を効果的に動作可能な状態とする。

【解決手段】 シール材30の周辺部分の非表示領域に形成されている一方の電極基板10側の引き回し配線12と、これと対向して他方の電極基板20側に形成したダミー電極22とをシール材内の導電性粒子を介して接続するとともに、電極基板10、20の各々に、基板端面からシール材塗布領域内に引き込まれ、引き回し配線の端部12aおよびダミー電極の端部22aとの間で、それぞれアレスター電極を形成する外部電極13、23を設けてなる液晶表示パネルにおいて、各電極基板のアレスター電極P10a、P20aをともに、帯状バターンの一方の辺側に亘り対向する突き合わせ頂点12g、19g；22g、23gを持つハ字状電極として、一方の電極基板側のアレスター電極P10aと他方の電極基板側のアレスター電極P20aとを逆向きに配置とする。



(2)

特開2003-195339

2

1

## 【特許請求の範囲】

【請求項1】 第1電極基板と第2電極基板とをシール材を介して圧着してなり、そのセルギャップ内における上記シール材の周辺部分の非表示領域内の上記第1電極基板側に表示電極の引き回し配線が形成され、上記非表示領域内の上記第2電極基板側には上記引き回し配線と対向するダミー電極が形成されているとともに、上記引き回し配線と上記ダミー電極とが上記シール材に含まれているトランスファ材にて導通されており、上記電極基板の各々に、基板端面から上記シール材塗布領域内に引き込まれ、上記引き回し配線の端部および上記ダミー電極の端部との間で、それぞれアレスター電極を形成する外部電極が設けられている液晶表示パネルにおいて、上記各電極基板のアレスター電極がともに、帯状バターンの一方の辺側に互いに対向する突き合わせ頂点を持ち、他方の辺に向けて漸次間隔が広くなるハ字状電極からなり、上記第1電極基板側のアレスター電極と上記第2電極基板側のアレスター電極とが逆向きに配置されていることを特徴とする液晶表示パネル。

【請求項2】 上記第1電極基板の上記外部電極側アレスター電極の斜辺と上記第2透明電極の上記ダミー電極側アレスター電極の斜辺とが平行で、かつ、上記第2電極基板の上記外部電極側アレスター電極の斜辺と上記第1透明電極の上記引き回し配線側アレスター電極の斜辺とが平行である請求項1に記載の液晶表示パネル。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、液晶表示パネルに関するものである。また、さらに詳しく述べれば、静電気による起因する表示ムラを可及的に低減し得る静電気放電手段（アレスター電極）を備えた液晶表示パネルに関するものである。

## 【0002】

【従来の技術】 図3に示すように、液晶表示パネルは、表示電極11が形成された第1電極基板10と、上記表示電極11と対向する表示電極21を有する第2電極基板20とを例えればエポキシ系のシール材30を介して圧着してなる。

【0003】 その場合、表示電極11と表示電極21とが実質的に対向している部分が実際の表示に寄与する表示領域Aであり、シール材30の周辺部分は対向する表示電極が存在しない非表示領域Bであって、例えば表示電極の引き回し配線などが形成される。

【0004】 設計の都合上、非表示領域Bには引き回し配線が存在する部分と存在しない部分とができる場合がある。そうすると、表示領域Aと非表示領域Bのギャップが異なり、これが原因で表示領域Aと非表示領域Bとで背景色に差が出てしまうことがある。

【0005】 そこで、非表示領域Bにおいて、例えば第1電極基板10には引き回し配線12があるが、第2電極基板20にはその引き回し配線12と対向するものが

ない場合には、図3に例示するように、第2電極基板20に第1電極基板10側の引き回し配線12と対向するダミー電極22を形成し、表示領域Aと非表示領域Bの双方のギャップの均一化を図るようにしている。

【0006】 この場合、引き回し配線12とダミー電極22とを同電位として非表示領域B内で液晶が駆動されないようにする必要がある。そのため、シール材30内にトランスファ材としての導電性粒子を含ませて、引き回し配線12とダミー電極22とを導通させるようにしている。

【0007】 ところで、液晶表示パネルの製造に際しては、種々の工程で静電気が発生しパネルを帯電するが、偏光膜の貼り付け時の帯電量がもっとも多いと言われており、その帯電量によっては表示領域A内の表示電極間に放電が発生し、その部分の配向制御膜を破壊したり、表示電極の断線を引き起こすことがある。

【0008】 これを防止するため、この従来例においては、シール材30の塗布領域内にアレスター電極を設けて静電気を放電させようとしている。その構成を図4の斜視図に示す。

【0009】 アレスター電極は第1電極基板10と第2電極基板20の双方に設けられる。すなわち、第1電極基板10と第2電極基板20とともに、その基板端面10a、20a側から外部電極13、23がシール材30の塗布領域内にまで引き込まれる。

【0010】 外部電極13は、第1電極基板10側に形成されている引き回し配線12の端部との間でアレスター電極P10を形成する。同様に、外部電極23は、第2電極基板20側に形成されているダミー電極22との間でアレスター電極P20を形成する。

【0011】 図5(a)の平面図を併せて参照して、アレスター電極P10は外部電極13の端部13aと引き回し配線12の端部12aとを、また、アレスター電極P20は外部電極23の端部23aとダミー電極22の端部22aとをそれぞれ山形の尖鋭突起状として対向的に突き合わせてなる。

【0012】 各アレスター電極P10、P20の電極間ギャップは、引き回し配線12およびダミー電極22の線間隔よりも狭いことがアレスターとしての必須条件であり、例えば5～10μmに設定される。これにより、例えば、偏光膜の貼り付け時に静電気が大きく帯電された場合、アレスター電極P10、P20のいずれかが有效地に働いて、シール材30の塗布領域内で静電気が放電される。

## 【0013】

【発明が解決しようとする課題】 引き回し配線12とそのダミー電極22は、シール材30内の導電性粒子を介して導通がとられるため、各アレスター電極P10、P20は、図5(a)の平面図に示すように、いずれか一方が、いずれか他方の投影面積内に配置されることにな

50

(3)

特開2003-195339

4

3

る。すなわち、上下に貫ねられた関係となる。

【0014】したがって、第1電極基板10と第2電極基板20とを圧着する際、それらの間にアレスター電極間ギャップ方向に相対的な位置ずれが生すると、図5(b)の平面図に示すように、例えば第2電極基板20側の外部電極23と第1電極基板10側の引き回し配線12とがシール材30内の導電性粒子を介して電気的に接続されてしまうことになる。

【0015】これは、第1電極基板10側の引き回し配線12が、第2電極基板20側の外面に露出することを意味し、その後の製品使用時などにおいて、第2電極基板20の外部電極23が他の電気的導体に接触した場合には、表示外乱を起こす原因となる。

【0016】これを防止するには、別の見方をすれば、第1電極基板10と第2電極基板20とを貼り合わせる際の位置決め精度に、アレスター電極P10, P20の電極間ギャップである5~10μmよりも高精度が要求されることになる。

【0017】したがって、本発明の課題は、2枚の電極基板間の相対的な位置決めに高精度を要求されることなく、アレスター電極を有效地動作させる技術を提供することにある。

【0018】

【課題を解決するための手段】上記課題を解決するため、本発明は、第1電極基板と第2電極基板とをシール材を介して圧着してなり、そのセルギャップ内における上記シール材の周辺部分の非表示領域内の上記第1電極基板側に表示電極の引き回し配線が形成され、上記非表示領域内の上記第2電極基板側には上記引き回し配線と対向するダミー電極が形成されているとともに、上記引き回し配線と上記ダミー電極とが上記シール材に含まれているトランスマテリアルにて導通されており、上記電極基板の各々に、基板端面から上記シール材塗布領域内に引き込まれ、上記引き回し配線の端部および上記ダミー電極の端部との間で、それぞれアレスター電極を形成する外部電極が設けられている液晶表示パネルにおいて、上記各電極基板のアレスター電極がともに、帯状パターンの一方の辺側に互いに対向する突き合わせ頂点を持ち、他方の辺に向けて漸次間隔が広くなるハ字状電極からなり、上記第1電極基板側のアレスター電極と上記第2電極基板側のアレスター電極とが逆向きに配置されていることを特徴としている。

【0019】本発明の好ましい態様によれば、上記第1電極基板の上記外部電極側アレスター電極の斜辺と上記第2透明電極の上記ダミー電極側アレスター電極の斜辺とが平行で、かつ、上記第2電極基板の上記外部電極側アレスター電極の斜辺と上記第1透明電極の上記引き回し配線側アレスター電極の斜辺とが平行とされる。

【0020】

【発明の実施の形態】次に、図1および図2を参照し

て、本発明の実施形態について説明する。図1は本発明が備えるアレスター電極を示す模式的斜視図である。図2はその平面図で、同図(a)は電極基板間にずれがない場合を示し、同図(b)はずれがある場合を示している。なお、この実施形態に係る液晶表示パネルの基本的な構成は、先に説明した図3を参照されたい。

【0021】本発明においても、第1電極基板10と第2電極基板20の基板端面10a, 20aから外部電極13, 23がシール材30の塗布領域内に引き込まれ、外部電極13は引き回し配線12と対向してアレスター電極P10aを形成し、外部電極23はダミー電極22と対向してアレスター電極P20aを形成する。

【0022】外部電極13, 23、引き回し配線12およびダミー電極22はともに、ITOにより帯状パターンとして形成されるが、本発明において、アレスター電極を形成するそれらの各端部は、上記従来例のような尖鋭な山形状ではなく、斜めにカットされる。

【0023】まず、第1電極基板10側のアレスター電極P10aについて説明すると、そのギャップポイント(突き合わせ頂点)12g, 13gが帯状パターンの一方の辺側に設けられ、引き回し配線12の端部12bと外部電極13の端部13aには、上記ギャップポイント12g, 13gから帯状パターンの他方の辺に向けて漸次間隔が広くなる斜辺12b, 13bがそれぞれ形成されている。

【0024】第2電極基板20側のアレスター電極P20aも同様に、そのギャップポイント22g, 23gが帯状パターンの一方の辺側に設けられ、ダミー電極22の端部22aと外部電極23の端部23aには、上記ギャップポイント22g, 23gから帯状パターンの他方の辺に向けて漸次間隔が広くなる斜辺22b, 23bがそれぞれ形成されている。

【0025】なお、ギャップポイント12g, 13g: 22g, 23gの間隔は、上記従来例と同じく5~10μm程度に設定され、また、斜辺12b, 13b: 22b, 23bの各開き角は任意に選択されてよいが、その開き角は同一であることが好ましい。

【0026】このように、各アレスター電極P10a, P20aはともに、ハ字状に形成されるが、図2(a)の平面図に示すように、アレスター電極P10aとアレスター電極P20aは、逆向きの配置とされる。

【0027】すなわち、図2(a)において、アレスター電極P10aのギャップポイント12g, 13gが右側に配置されるとすると、アレスター電極P20aのギャップポイント22g, 23gは反対の左側に配置される。

【0028】なお、第1電極基板10の外部電極側アレスター電極の斜辺13bと第2透明電極20のダミー電極側アレスター電極の斜辺22bとが平行で、かつ、第2電極基板20の外部電極側アレスター電極の斜辺23

(4)

特開2003-195339

6

5  
bと第1透明電極10の引き回し配線側アレスター電極の斜辺12bとが平行であることが好ましい。

【0029】斜辺12b, 13b; 22b, 23bの各開き角が同一とすることにより、上記のように斜辺13bと斜辺22bとが平行で、かつ、斜辺23bと斜辺12bとが平行となり、本発明においては、アレスター電極間ギャップ方向に沿った斜辺13bと斜辺22b間(斜辺23bと斜辺12b間)の距離しが、ずれ許容範囲となる。

【0030】すなわち、図2(b)に示すように、第1電極基板10と第2電極基板20とを圧着する際、それらの間にアレスター電極間ギャップ方向に相対的位置ずれが生じたとしても、その位置ずれ量が許容範囲L未満であれば、第1電極基板10側の引き回し配線12が第2電極基板20側の外部電極23と、もしくは第2電極基板20側のダミー電極22と第1電極基板10側の外部電極13とがシール材30内の導電性粒子を介して接続されることがない。

【0031】位置ずれ量の許容範囲Lは、斜辺12b, 13b; 22b, 23bの開き角によって決まり、その角度によっては、アレスター電極間ギャップの数倍とすることができる、これにより各電極基板を圧着する際の位置合わせに高精度を要求されることなく、アレスター電極を有效地に動作させることができる。

【0032】

【発明の効果】以上説明したように、本発明によれば、シール材の周辺部分の非表示領域に形成されている一方の電極基板側の引き回し配線と、これと対向して他方の電極基板側に形成したダミー電極とをシール材内の導電性粒子を介して接続するとともに、電極基板の各々に、基板端面からシール材塗布領域内に引き込まれ、上記引き回し配線の端部および上記ダミー電極の端部との間で、それぞれアレスター電極を形成する外部電極を設け\*

\*てなる液晶表示パネルにおいて、各電極基板のアレスター電極とともに、帯状パターンの一方の辺側に互いに対向する突合せ頂点を持ち、他方の辺に向かって漸次間隔が広くなるハサウエ電極として、一方の電極基板側のアレスター電極と他方の電極基板側のアレスター電極とを逆向きに配置したことにより、2枚の電極基板間の相対的な位置決めに高精度を要求されることなく、アレスター電極を有效地に動作可能な状態とすることができます。

【図面の簡単な説明】

【図1】本発明が備えるアレスター電極を示す模式的斜視図。

【図2】上記アレスター電極のずれがない場合と、ずれがある場合の双方の状態を示す平面図。

【図3】液晶表示パネルの従来例を示した模式的縦断面図。

【図4】上記従来例が備えているアレスター電極を示す模式的斜視図。

【図5】上記従来例におけるアレスター電極のずれがない場合と、ずれがある場合の双方の状態を示す平面図。

【符号の説明】

10 第1電極基板

11 表示電極

12 引き回し配線

20 第2電極基板

21 表示電極

22 ダミー電極

30 シール材

10a, 20a 基板端面

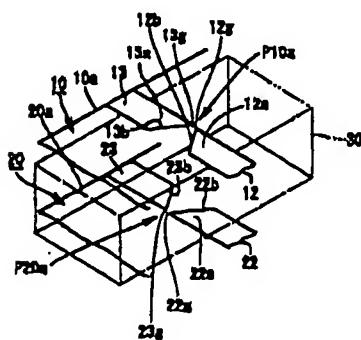
13, 23 外部電極

30 12b, 13b, 22b, 23b 斜辺

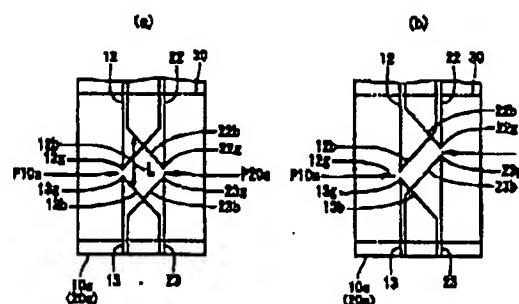
12g, 13g, 22g, 23g ギャップポイント

P10a, P20a アレスター電極

【図1】



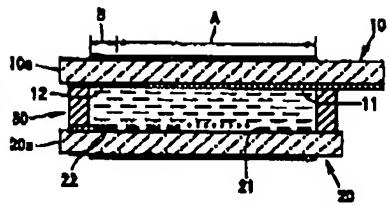
【図2】



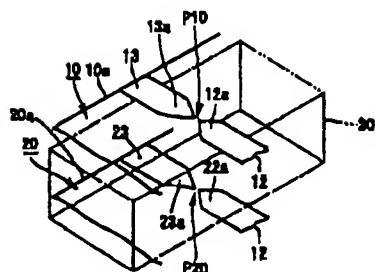
(5)

特開2003-195339

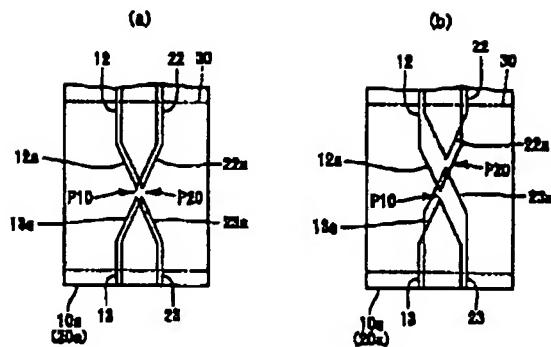
【図3】



【図4】



【図5】



## フロントページの続き

(72)発明者 柳 裕喜  
新潟県長岡市東城王2丁目2番34号 日本  
精機株式会社内

F ターム(参考) 2H092 GA32 GA61 GA64 NA14 PA04  
5C094 AA03 AA42 BA43 EA01 EA02  
EA10 FA01 HA08